

CERTIFICATE OF MAILING

37 C.F.R. § 1.8

I hereby certify that this paper is being deposited with the United States Postal Service as First Class Mail, postage prepaid, in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on the date shown below:

Date

Susan F. Mahon

Docket No. 8733.20044

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Sung-II PARK et al.

GAU: To Be Assigned

SERIAL NO: New Application

EXAMINER: To Be Assigned

FILED: Herewith

FOR: A LIQUID CRYSTAL DISPLAY AND A FABRICATING METHOD THEREOF

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Korea	99-9018	3/17/99
Korea	99-9020	3/17/99
Korea	99-9021	3/17/99

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP


Kenneth D. Springer

Registration No. 39,843

Sixth Floor
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298

jc525 U.S. PTO
09/510300
02/22/00

Signature
5-11-00

대한민국 특허청

KOREAN INDUSTRIAL PROPERTY OFFICE

Jc525 U.S. PTO
09/510300
02/22/00

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 1999년 특허출원 제9018호
Application Number

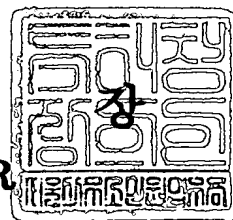
출원년월일 : 1999년 3월 17일
Date of Application

출원인 : 엘지엘시디주식회사
Applicant(s)

199 9 년 5 월 10 일

특 허 청

COMMISSIONER



1999.5/12

【서류명】	출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	1
【제출일자】	1999.03.17
【발명의 명칭】	액정표시장치 및 그의 제조방법
【발명의 영문명칭】	A liquid crystal display and a fabricating method thereof
【출원인】	
【명칭】	엘지엘시디 주식회사
【출원인코드】	1-1999-000833-0
【대리인】	
【성명】	양순석
【대리인코드】	9-1998-000348-9
【포괄위임등록번호】	1999-001371-3
【발명자】	
【성명의 국문표기】	박성일
【성명의 영문표기】	PARK, SUNG IL
【주민등록번호】	710208-1792612
【우편번호】	431-080
【주소】	경기도 안양시 동안구 호계동 1108-8
【국적】	KR
【발명자】	
【성명의 국문표기】	강인병
【성명의 영문표기】	KANG, IN BYEONG
【주민등록번호】	630511-1357717
【우편번호】	730-050
【주소】	경상북도 구미시 남통동 청구아파트 105-102
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 양순석 (인)
【수수료】	



15/12

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	10	면	10,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	14	항	557,000	원
【합계】			596,000	원

【첨부서류】

- 1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 배향막 러빙방향에 따라, 데이터라인 일부분에 빛이 투과되는 것을 방지 가능한 액정표시장치 및 그의 제조방법에 관한 것이다.

본 발명의 액정표시장치는 제1 투명기판 상에 형성된 게이트라인과, 게이트 라인과 절연되어 교차하도록 배열된 데이터라인과, 게이트라인 및 데이터라인이 교차되는 부분에 형성되며, 게이트라인에서 분기되어 돌출된 게이트 전극과, 데이터 라인과 연결된 소오스 전극과, 소오스 전극과 이격되어 대향하도록 형성된 드레인전극을 가지는 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)를 덮고 있으며, 드레인 전극의 일부를 노출시키기 위한 콘택홀을 가지고 있는 보호막과, 보호막 상에 형성되어 콘택홀을 통해서 드레인전극과 연결되며, 데이터라인과 일부 중첩되도록 형성된 화소전극을 포함하는 박막 트랜지스터 어레이기판과, 제2 투명기판 상에 블랙 매트릭스와, 칼라 필터와, 공통 전극을 포함하는 칼라필터기판과, 박막 트랜지스터 어레이기판과 칼라필터기판 사이에 주입되어 실링된 액정을 포함하는 액정표시장치에 있어서, 데이터라인 하부에는 데이터라인과 비대칭적으로 오버랩되고, 화소전극과도 일부 오버랩되는 차광막이 형성된 것을 특징으로 한다.

본 발명은 게이트라인 형성영역과 데이터라인 형성영역이 정의된 투명기판을 구비한 액정표시장치의 제조방법에 있어서, 투명기판 상의 게이트 형성영역에 게이트라인을 형성시키되, 게이트라인에서 분기되어 돌출되도록 게이트전극을 형성하면서 동시에 데이터라인 형성영역과 비대칭적으로 오버랩되도록 차광막을 형성하는 공정 과, 투명기판 상의 데이터라인 형성영역에 게이트라인에 절연되어 교차하도록 데이터라

1993/5/12

인을 배열시키되, 데이터라인의 일측에 소오스전극 및 소오스전극과 이격되어 대향하도록 드레인전극을 형성하는 공정과, 상기 구조를 덮으면서, 드레인전극의 일부를 노출하기 위한 콘택홀을 갖도록 보호막을 형성하는 공정과, 보호막 상에 콘택홀을 통하여 드레인 전극과 연결되고, 차광막과 일부 오버랩되도록 화소전극을 형성하는 공정을 구비한 것을 특징으로 한다.

따라서, 상기 특징을 갖는 본 발명에서는 데이터라인과 비대칭적으로 오버랩되고, 또한, 화소전극과도 일부 오버랩되도록 차광막을 형성함으로써, 러빙방향에 따라 발생되는 빗샘 현상을 막아주어 화질을 개선할 수 있다. 그러므로, 제품의 신뢰성이 향상된 이점이 있다.

【대표도】

도 6

【색인어】

액정표시장치 및 그의 제조방법

【명세서】

【발명의 명칭】

액정표시장치 및 그의 제조방법 {A liquid crystal display and a fabricating method thereof}

【도면의 간단한 설명】

도 1은 일반적인 TFT-LCD의 단위 화소 평면도이고,

도 2는 도 1의 I-I'선을 따라 절단한 단면도이고,

도 3은 도 1의 II-II'선을 따라 절단한 단면도이고,

도 4a 내지 도 4c는 도 1의 II-II'선을 따라 절단한 단면구조를 이용하여 종래 기술에 따른 액정표시장치의 제조공정도이고,

도 5a는 종래 기술에 따른 액정표시장치에 있어서, 컬러필터기판과 박막 트랜지스터 어레이기판 사이에 전압인가 시에 양 기판 사이에 그려지는 등전위선을 도시한 그래프로, 가운데 피크를 나타내며 그려져 있는 곡선은 기판 면에서 빛의 투과도를 나타낸 것이다.

도 5b는 종래 기술에 따른 액정표시장치의 단면도이다.

도 6는 본 발명에 따른 TFT-LCD의 단위 화소 평면도이고,

도 7 및 도 8은 도 6의 III-III'선 및 IV-IV'선을 따라 절단한 도면이고,

도 9a 내지 도 9c는 도 1의 IV-IV'선을 따라 절단한 단면구조를 이용하여 본 발명에 따른 액정표시장치의 제조를 보인 공정단면도이고,

도 10a는 본 발명에 따른 액정표시장치에 있어서, 박막 트랜지스터 어레이기판과

1999/5/12

컬러필터기판 사이에 전압인가 시에 양 기판 사이에 그려지는 등전위선을 도시한 그 래프이고,

도 10b는 본 발명에 따른 액정표시장치의 단면도이다.

도 11a 및 도 11b는 본 발명의 액정표시장치에 있어서, 박막 트랜지스터 어레이기판 및 컬러필터기판의 배향막 러빙방향에 따라 액정이 서로 다른 방향으로 흐트러진 것 을 도시한 도면이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <13> 본 발명은 액정표시장치 및 그의 제조방법에 관한 것으로, 특히, 배향막 러빙 (rubbing)방향에 따라 데이터라인(data line) 주변에 발생하는 빛샘을 방지할 수 있 는 액정표시장치 및 그의 제조방법에 관한 것이다.
- <14> TFT-LCD(Thin Film Transistor-Liquid Crystal Display)는 TFT와 화소전극 이 배열되어 있는 박막 트랜지스터 어레이 기판(TFT array plate)과, 색상을 나타 내기 위한 컬러필터 및 공통전극으로 구성된 컬러필터기판(color filter plate), 그리 고 이 두 기판 사이에 채워져 있는 액정(liquid crystal)으로 구성된다. 두 기판에는 배향막이 형성되어 있으며, 또한, 가시광선을 편광시키어 주는 편광판이 부착되어 있 다.
- <15> 상기 구성을 갖는 TFT-LCD는 CRT(Cathod Ray Tube)에 비해 소비전력이 작다 는 장점을 가지고 있으며, 특히, 휴대용 TFT-LCD의 경우 소비전력이 중요하다.

- <16> 백라이트(back light)의 이용효율은 편광판 및 칼라필터를 통과하는 동안 매우 감소하게 된다. 예를 들면, 현재 상용화된 편광판은 38%정도의 빛만 투과시키고, 칼라필터의 경우에도 40%정도도 못 미치는 투과율을 갖는다. 만일 편광판과 칼라필터의 빛투과율을 높이면 콘트라스트(contrast) 및 색재현성이 떨어지게 되므로, 빛투과율을 높이는 대신 유닛셀에서 빛이 투과할 수 있는 면적비인 개구율을 증가시키는 것이 가장 효과적이다.
- <17> 도 1은 일반적인 TFT-LCD의 단위 화소 평면도이다. 도 2는 역스테거 TFT 구조를 예로 하여 종래의 액정표시장치를 설명하기 위한 것으로, 도 1의 I-I'선을 따라 절단한 단면도이다. 그리고, 도 3은 도 1의 II-II'선을 따라 절단한 단면도이다.
- <18> 도 4a 내지 도 4c는 도 1의 II-II'선을 따라 절단한 단면구조를 이용하여 종래 기술에 따른 액정표시장치의 제조공정도를 보인 것이다.
- <19> 그리고, 도 5a는 종래 기술에 따른 액정표시장치에 있어서, 박막 트랜지스터 어레이 기판과 컬러필터기판 사이에 전압인가 시, 양 기판 사이에 등전위선을 도시한 그래프로, 양 기판 사이에 액정이 작용하여 빛을 차단시키면서 데이터라인 위에서 전위차 발생 및 빛샘영역(B)이 생기는 것을 보인 도면이다. 도 5b는 종래 기술에 따른 빛샘 영역이 발생된 액정표시장치의 단면도이다.
- <20> 종래의 액정표시장치에 있어서, 도 1 및 도 2 및 도 3과 같이, TFT와 화소전극이 배열되는 박막 트랜지스터 어레이 기판인 투명기판(1)상에는 게이트라인(gate line)(10)이 수평방향으로 길게 형성되어 있으며, 이 게이트라인(10)과 교차되도록 데이터라인(20)이 수직방향으로 길게 배열되어 있다.

- <21> 그리고, 데이터라인(20)이 배열된 방향으로 게이트라인(10)에서 분기되어 돌출되도록 게이트전극(14)이 형성되어져 있다.
- <22> 게이트전극(14)상에는 게이트절연막(미도시)이 개재된 활성층(12)이 형성되어져 있으며, 이 활성층(12)은 게이트전극(14)과 대응된 부분에는 채널영역(미도시)이 정의되고, 채널영역 양측에는 소오스/드레인영역(미도시)이 정의되어져 있다.
- <23> 그리고 게이트라인(10)이 배열된 방향으로 데이터라인(20)에서 분기되되, 활성층의 소오스영역과 연결되는 소오스전극(16) 및 활성층의 드레인영역과 연결되는 드레인전극(18)이 각각 형성되어져 있다.
- <24> 상기 구조 전면에는 보호막(24)이 덮여져 있으며, 이 보호막(24)에는 드레인전극(18)을 노출시키는 콘택홀이 형성되어져 있다. 그리고, 보호막(24)상에는 콘택홀을 덮어 드레인전극(18)과 연결되는 화소전극(30)이 형성되어져 있다.
- <25> 이 화소전극(30)은 개구율을 증대시키기 위해 낮은 유전율의 절연막인 보호막(24)을 개재시키어 데이터라인(20)과 일부 오버랩된(도면에서 A로 표시된 부분으로, 통상 $1.5 \mu\text{m}$ 이하) 구조를 갖기도 한다. 도면번호 32는 실제 빛이 투과되는 부분 즉, 도 5a에 도시된 컬러필터기판(m)의 블랙 매트릭스(BM:Black Matrix)(29)의 개구부이다.
- <26> 상기 구조를 갖는 종래의 액정표시장치의 제조공정을 알아본다.
- <27> 도 1 및 도 2 및 도 4a와 같이, 게이트라인 및 데이터라인이 정의된 유리 등의 투명기판(1) 상에 알루미늄 또는 몰리브덴 등을 스퍼터링하여 금속막을 형성한 후, 패턴식각함으로써 게이트라인을 형성한다. 이 때, 게이트라인 형성 시에는 이 게이트라

인으로 부터 분기되어 돌출되도록 게이트전극(14)이 함께 패터닝된다.

<28> 이 후, 게이트전극(14)을 덮도록 게이트절연막(22)과 비정질실리콘막과 인이 포함되어 오믹콘택층(미도시) 역할을 하는 불순물 첨가 실리콘막을 연속으로 증착한 후, 비정질실리콘막과 불순물 첨가 실리콘막을 패터닝 식각함으로써 활성층(12)을 형성한다.

<29> 상기 구조에 금속막을 형성한 후, 패터닝식각함으로써 데이터라인(20)을 형성한다. 이때, 데이터라인(20)형성 시에는 게이트라인(10)에 교차되도록 배열되면서 활성층의 소오스/드레인영역에 연결되는 각각의 소오스/드레인전극(16)(18)이 패터닝되도록 한다.

<30> 도면에는 도시되어 있지 않지만, 활성층(12)과 각각의 소오스/드레인전극(16)(18) 사이에 개재된 오믹콘택층을 소오스와 드레인전극으로 분리시키기 위해 소오스/드레인전극패턴을 사용하여 불순물 첨가 실리콘막을 에칭해 준다.

<31> 도 2 및 도 4b와 같이, 상기 구조에 낮은 유전율을 가지는 질화실리콘 등의 절연막 등을 화학기상증착(CVD:Chemical Vapor Deposition)하여 보호막(24)을 형성한다.

<32> 도 2 및 도 4c와 같이, 보호막(24)상에 드레인전극(18)을 노출시키도록 콘택홀을 형성한다.

<33> 그리고, 보호막(24) 상에 ITO(Indium Tin Oxide)를 증착한 후, 드레인전극(18)과 연결되도록 패터닝식각하여 화소전극(30)을 형성한다. 이 화소전극(30)은 상기에서 언급하였듯이, 데이터라인(20)과 약 $1.5\mu\text{m}$ 이하(도면에서 A라 표기된 부분)의 오버

1999/5/12

랩된 구조를 갖는다.

- <34> 이로써 TFT와 화소전극이 배열되어 있는 종래 기술에 따른 박막 트랜지스터 어레이 기판 제조를 완료한다.
- <35> 그리고 도 5b와 같이, 상기의 박막 트랜지스터 어레이기판(ℓ)과 컬러필터(R 또는 G로 표시된 부분) 및 블랙매트릭스(29)가 제조된 컬러필터기판(m) 사이에 액정(28)을 주입한 후, 실링(sealing)하여 종래의 액정표시장치를 제조한다. 도면번호 1'는 컬러필터기판의 투명기판을 뜻한다. 이 때, 컬러필터기판(m)과 박막 트랜지스터 어레이기판(ℓ)에는 배향막(미도시)이 형성되어져 있다.
- <36> 이 후, 천 등을 이용하여 배향막을 문질러 주는 러빙공정을 진행시키어 컬러필터기판과 박막 트랜지스터 어레이기판 사이에 채워진 액정들이 균일하게 배향되도록 한다.
- <37> 상기 구조를 갖는 종래의 액정표시장치는 데이터라인과 화소전극이 오버랩되어 있기 때문에 빛샘의 문제가 발생하지 않는 것으로 알려져 있었으나, 실제 컬러필터기판(m)과 박막 트랜지스터 어레이기판(ℓ) 사이에 전압을 인가하였을 때, 도 5a 및 도 5b에서와 같이, 데이터라인과 화소전극 간의 오버랩의 범위가 $1.5\mu\text{m}$ 이하일 경우에는 빛샘의 문제가 발생함을 알 수 있다.
- <38> 도 5a와 5b를 참조하여 종래의 액정표시장치 구조에서 빛샘이 발생하는 현상을 설명하면 다음과 같다.
- <39> 도 5a 및 도 5b는 종래 박막 트랜지스터 어레이기판의 데이터라인과 화소전극이 $1.5\mu\text{m}$ 정도 오버랩된 구조에 있어서, 컬러필터기판(m)과 박막 트랜지스터 어레이기판(ℓ) 사이에 전압을 인가하였을 때 액정이 작용하여 빛을 차단하고 있는 모양(노

르말리 화이트모드 일 경우)을 도시한 것이다. 양 기판(m)(ℓ) 사이에 그려진 곡선들은 등전위를 이은 선이며, 액정은 대체적으로 등전위선에 대해 수직으로 작용하여 있으나, 데이터라인 위에서는 전위차가 발생되어 비스듬한 방향으로 흐트러져 있다. 그리고, 도 5a에 있어서, 가운데 피크를 나타내며 그려져 있는 곡선은 기판 면에서 빛의 투과도를 나타낸 것이다.

- <40> 도 5a에서 보아 알 수 있듯이, 양 기판(m)(ℓ) 사이에 전압을 인가하였을 때, 등전위선은 데이터라인의 전압이 액정에 인가되는 전압에 영향을 주게 됨으로써 데이터라인 위에서 심하게 왜곡되는 것을 알 수 있다. 이 영향으로 액정의 작용 방향이 비스듬한 방향으로 흐트러지게 되고, (데이터라인과 오버랩된 일단으로부터) 화소전극 상의 1-2 μ m 부근(데이터라인과 화소전극의 오버랩된 부분 + B부분)에서 빛의 투과도가 급증하는 영역이 나타나게 된다.
- <41> 그러나, 빛이 투과되는 상기 영역(도 5a에서 가운데 피크를 보이는 부분)이 모두 화질에 영향을 주는 것은 아니다. 즉, 데이터라인과 화소전극이 오버랩된 영역(1.5 μ m)은 빛이 투과되지 못하고 가려져서 화질에 직접적으로 영향을 주지 못하고, 데이터라인과 화소전극이 오버랩되지 않는 영역(B부분)은 실제로 빛이 투과되어 화질에 직접적으로 영향을 주게 된다.
- <42> 상기 빛샘영역(B부분)은 데이터라인 좌우의 화소전극에 인가되는 전압의 극성과는 아무런 관계가 없고, 다만 배향막 러빙 방향에 따라 데이터라인 좌측 또는 우측에 발생될 수 있다.
- <43> 상술한 바와 같이, 종래의 기술에서는 컬러필터기판(m)과 박막 트랜지스터

1999/5/12

어레이 기판(1) 사이에 전압 인가 시, 데이터라인과 화소전극 간의 오버랩된 1.5 μm 범위를 벗어난 부분(B부분)에서는 액정들이 전위차에 의해 비스듬한 방향으로 흐트러지면서 이 부분으로 빛이 투과되어 빛샘영역이 발생하게 됨으로써 제품품질의 저하를 초래하였다.

【발명이 이루고자 하는 기술적 과제】

- <44> 상기의 문제점을 해결하고자, 본 발명의 목적은 배향막 러빙방향에 따라, 데이터라인 일부분에 빛이 투과되는 것을 방지 가능한 액정표시장치를 제공하려는 것이다.
- <45> 본 발명의 다른 목적은 배향막 러빙방향에 따라, 데이터라인 일부분에 빛이 투과되는 것을 방지 가능한 액정표시장치의 제조방법을 제공하려는 것이다.
- <46> 상기 목적을 달성하고자, 본 발명의 액정표시장치는 제1 투명기판 상에 형성된 게이트라인과, 게이트 라인과 절연되어 교차하도록 배열된 데이터라인과, 게이트라인 및 데이터라인이 교차되는 부분에 형성되며, 게이트라인에서 분기되어 돌출된 게이트전극과, 데이터 라인과 연결된 소오스 전극과, 소오스 전극과 이격되어 대향하도록 형성된 드레인전극을 가지는 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)를 덮고 있으며, 드레인 전극의 일부를 노출시키기 위한 콘택홀을 가지고 있는 보호막과, 보호막 상에 형성되어 콘택홀을 통해서 드레인전극과 연결되며, 데이터라인과 일부 중첩되도록 형성된 화소전극을 포함하는 박막 트랜지스터 어레이기판과, 제2 투명기판 상에 블랙 매트릭스와, 칼라 필터와, 공통 전극을 포함하는 칼라필터기판과, 박막 트랜지스터 어레이 기판과 칼라필터기판 사이에 주입되어 실링된 액정을 포함하는 액정표시장치에 있어서, 데이터라인 하부에는 데이터라인과 비대칭 적으로 오버랩

되고, 화소전극과도 일부 오버랩되는 차광막이 형성된 것을 특징으로 한다.

<47> 상기 다른 목적을 달성하고자, 게이트라인 형성영역과 데이터라인 형성영역이 정의된 투명기판을 구비한 액정표시장치의 제조방법에 있어서, 본 발명은 투명기판 상의 게이트 형성영역에 게이트라인을 형성시키되, 게이트라인에서 분기되어 돌출되도록 게이트전극을 형성하면서 동시에 데이터라인 형성영역과 비대칭적으로 오버랩되도록 차광막을 형성하는 공정과, 투명기판 상의 데이터라인 형성영역에 게이트라인에 절연되어 교차하도록 데이터라인을 배열시키되, 데이터라인의 일측에 소오스전극 및 소오스전극과 이격되어 대향하도록 드레인전극을 형성하는 공정과, 상기 구조를 덮으면서, 드레인전극의 일부를 노출하기 위한 콘택홀을 갖도록 보호막을 형성하는 공정과, 보호막 상에 콘택홀을 통하여 드레인 전극과 연결되고, 차광막과 일부 오버랩되도록 화소전극을 형성하는 공정을 구비한 것을 특징으로 한다.

【발명의 구성 및 작용】

<48> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하겠다.

<49> 도 6은 본 발명에 따른 TFT-LCD의 단위 화소 평면도이고, 도 7 및 도 8은 도 6의 III-III'선 및 IV-IV'선을 따라 절단한 단면도이다. 그리고, 도 9a 내지 도 9c는 도 6의 IV-IV'선을 따라 절단한 단면구조를 이용하여 본 발명에 따른 액정표시장치의 제조공정도를 보인 것이다.

<50> 본 발명의 액정표시장치에 있어서, 도 6 및 도 7 및 도 8을 참조하면, TFT와 화소전극이 배열되는 박막 트랜지스터기판인 투명기판(1')에는 게이트라인(100)이 수평

1999/5/12

방향으로 길게 형성되어 있으며, 이 게이트라인(100)과 교차되도록 데이터라인(200)이 수직방향으로 길게 배열되어 있다.

<51> 그리고, 데이터라인(200)이 배열된 방향으로 게이트라인(100)에서 분기되어 돌출된 게이트전극(14)이 형성되어져 있다.

<52> 게이트전극(140)은 게이트절연막(220)이 개재된 활성층(120)이 형성되어져 있으며, 이 활성층(120)에는 게이트전극(140)과 대응된 부분에는 채널영역(미도시)이 정의되고, 채널영역 양측에는 소오스/드레인영역(미도시)이 정의되어져 있다.

<53> 그리고 게이트라인(100)이 배열된 방향으로 데이터라인(200)에서 분기되되, 활성층(120)의 소오스영역과 연결되는 소오스전극(160) 및 활성층의 드레인영역과 연결되는 드레인전극(180)이 각각 형성되어져 있다.

<54> 데이터라인(200) 하부에는 이 데이터라인(200)의 좌측 또는 우측 방향에 비대칭적으로 오버랩되는 차광막(400)이 패터닝되어져 있다.

<55> 상기 구조 전면에는 보호막(240)이 덮여져 있으며, 이 보호막(240)에는 드레인전극(180)을 노출시키는 콘택홀이 형성되어져 있다. 보호막(240)상에는 콘택홀을 통하여 드레인전극(18)과 연결되는 화소전극(300)이 형성되어져 있다. 이 화소전극(300)은 데이터라인(200)과 차광막(400)과 일부 오버랩된 구조를 갖는다.

<56> 그리고, 컬러필터기판(m')에는 블랙 매트릭스와, 칼라 필터와, 공통 전극이 형성되어져 있으며, 상기 구조를 갖는 본 발명의 박막 트랜지스터 어레이기판(l')과 컬러필터기판(m') 사이에는 액정(280)이 주입되어 실링되어져 있다.

<57> 도 7 및 도 8 및 도 9a 내지 도 9c를 참조하여 상기 구조를 갖는 본 발명에 따른

액정표시장치의 제조공정을 알아본다.

<58> 도 7 및 도 8a와 같이, 게이트라인 및 데이터라인이 정의된 유리등의 투명기판(1') 상에 알루미늄 또는 몰리브덴 등을 스퍼터링하여 금속막을 형성한 후, 패터닝각함으로써 게이트라인(100)을 형성한다. 이 때, 게이트라인 형성 시에는 이 게이트라인으로 부터 분기되어 돌출되도록 게이트전극(140)이 패터닝되고, 게이트전극(140)이 패터닝됨과 동시에 데이터라인 형성영역과 비대칭적으로 일부 오버랩되도록 차광막(400)이 패터닝된다. 여기에서, 게이트전극(140) 및 차광막(400)은 동일한 마스크를 이용하여 한꺼번에 패터닝된다.

<59> 이 후, 게이트전극(140)을 덮도록 게이트절연막(220)과 비정질실리콘막을 연속으로 증착한 후, 비정질실리콘막을 패터닝 각함으로써 활성층(120)을 형성한다.

<60> 이 후, 도 9b와 같이, 상기 구조에 금속막을 형성한 후, 패터닝각함으로써 데이터라인(200)(도 8 참조)을 형성한다. 이 때, 데이터라인(200) 형성 시에는 게이트라인(100)에 교차되도록 배열되면서 활성층의 소오스/드레인영역에 연결되는 각각의 소오스/드레인전극(160)(180)이 패터닝된다. 그리고, 데이터라인(200)은 차광막(400)과 일부 오버랩되도록 패터닝된다.

<61> 상기 구조 전면을 덮도록 유기보호막(240)을 형성한다.

<62> 상기에서, 유기보호막(240)으로는 아크릴(Acryl) 또는 BCB(BenzoCycloButene) 등의 유기절연물질을 코팅하여 형성할 수도 있다.

<63> 여기에서, 보호막으로 사용되는 유기절연막은 단차를 타고넘는 레벨링특성이 양호하여 액정표시장치의 기판 표면을 평탄화할 수 있고 단차에 의한 액정의 배향불량을

1999/5/12

줄일 수 있다. 또한, 유기절연막은 무기절연막에 비해 낮은 유전율을 갖고 있으므로 유기절연막 위에 데이터라인 등의 라인과 중첩되게 화소전극을 형성하여 높은 개구율을 갖는 액정표시장치를 구성하더라도 화소전극과 데이터 라인이 중첩되는 부분에서 기생용량의 발생으로 인한 전압왜곡현상이 발생하지 않기 때문에 화면 깜박거림(flicker)등의 불량 발생하지 않는다.

- <64> 이 때, 유기보호막(240)으로 BCB를 사용할 경우, 250 ~ 300℃ 이상, 바람직하게는 280℃의 온도에서 1시간 정도 열처리 공정을 진행시키고, 표면에 산소 에칭 공정을 진행시킨다. 이는, 보호막(240)과 이 후에 형성될 투명도전막 간의 부착력을 향상시켜 식각 등의 후속공정에 따른 투명도전막 침식을 방지할 수 있다.
- <65> 도 9c와 같이, 유기보호막(240)에 드레인전극(180)을 노출시키는 콘택홀을 형성한다. 이 후, 유기보호막(240)상에 ITO를 증착한 후, 콘택홀을 통하여 드레인전극(180)과 연결되도록 패터닝하여 화소전극(300)을 형성한다.
- <66> 이 때, 화소전극(300)은 데이터라인(200)과 적어도 1.5 μ m 이상 오버랩되도록 하며, 본 발명에서는 각각의 화소전극(300)과 데이터라인(200) 및 차광막(400)은 2-4 μ m 정도의 범위 내에서 오버랩되도록 한다. 실제적으로, 화소전극(300)과 데이터라인(200) 및 차광막(400)의 오버랩되는 정도가 4 μ m 이상이면 개구율이 크게 줄고, 2 μ m이하가 되는 경우는 효과적으로 빛샘을 막아 주기 어렵게 된다.
- <67> 이로써 본 발명에 따른 액정표시장치의 박막 트랜지스터 어레이기판 제조가 완료된다.
- <68> 상기 방법대로 제조된 박막 트랜지스터 어레이기판(1')과 통상의 방법대로 공통

전극과 칼라필터와 블랙매트릭스가 제조된 컬러필터기판(m')에 배향막(미도시)을 형성한 후, 배향막을 천 등을 이용하여 일정방향으로 문질러서 러빙처리를 하고 액정(280) 주입 및 실링함으로써 도 10a 및 도 10b와 같이, 본 발명의 액정표시장치를 제조할 수 있다. 이 때, 컬러필터기판(m')과 박막 트랜지스터 어레이기판(l')에는 배향막(미도시)이 형성되어져 있다.

<69> 여기에서, 도 10a는 본 발명에 따른 액정표시장치에 있어서, 컬러필터기판과 박막 트랜지스터 어레이기판 사이에 전압인가 시에 양 기판 사이에 그려지는 등전위선을 도시한 그래프이고, 도 10b는 본 발명에 따른 액정표시장치의 단면도이다.

<70> 이 후, 천 등을 이용하여 배향막을 문질러 주는 러빙공정을 진행시키면, 컬러필터기판(m')과 박막 트랜지스터 어레이기판(l') 사이에 채워진 액정(280)들이 대체적으로 균일하게 배향된다.

<71> 상기에서 언급한 데이터라인과 화소전극 및 차광막이 오버랩된 구조를 갖는 본 발명의 액정표시장치는 도 10a 와 도 10b 를 통해 빛샘이 발생되지 않음을 알 수 있다.

<72> 도 10a와 도 10b를 참조하여 본 발명에 따른 액정표시장치 구조에서 빛샘이 차단되는 현상을 설명하면 다음과 같다.

<73> 도 10a와 도 10b는 컬러필터기판(m')과 박막 트랜지스터 어레이기판(l') 사이에 전압을 인가하였을 때 액정이 작용하여 빛을 차단하고 있는 모양(노르말리 화이트모드 일 경우)을 도시한 것으로 양 기판 사이에 그려진 곡선들은 등전위를 이은 선이며, 액정은 이 등전위선에 대해 수직으로 작용하여 있다. 가운데 피크를 나타내며 그려져 있는 곡선은 기판 면에서 빛의 투과도를 나타내는 곡선이다. 도

1999/5/12

10a와 도 10b에서 보아 알 수 있듯이, 데이터라인의 전압이 액정에 인가되는 전압에 영향을 주어 데이터라인 위에서 심하게 왜곡된다. 이 영향으로 액정의 작용 방향이 흐트러지게 되고 화소 전극상의 1-2 μ m 부근에서 빛의 투과도가 급증하는 영역이 나타난다. 그러나, 이 영역이 모두 데이터 라인과 화소 전극이 오버랩 부분 및 데이터 라인의 아래에 형성된 차광막에 의해 빛이 가려져 화질에 직접적으로 영향을 주지 못한다.

<74> 특히, 화소전극과 데이터라인이 오버랩되지 않은 B' 부분에서는 액정이, 도 10a 및 도 10b에서와 같이, 소정각도 왜곡되면서 전위차를 가지게 되나, 실제적으로는 차광막(400)에 의해 가려지게 되므로 빛이 투과되지 않게 된다.

<75> 본 발명의 액정표시장치에 있어서, 화소전극과 데이터 라인 및 차광막의 오버랩 정도는 2-4 μ m가 적합하고, 4 μ m 이상이 되는 경우에는 개구율이 크게 줄고, 2 μ m이하가 되는 경우는 효과적으로 빛샘을 막아 주기 어렵다.

<76> 또한, 컬러필터기판 및 박막 트랜지스터 어레이기판에 형성된 각각의 배향막의 러빙 방향에 따라 액정(280) 방향은 도 11a 또는 11b와 같이, 달라지게 되고, 이것에 따라 빛샘 영역의 위치가 데이터 라인의 좌측 또는 우측으로 달라질 수 있으며, 이 빛샘 영역의 위치에 따라 차광막의 위치도 바뀔 수 있다.

【발명의 효과】

<77> 상술한 바와 같이, 본 발명에서는 배향막 러빙방향에 따라, 데이터라인의 좌측 또는 우측에 비대칭적으로 오버랩되도록 차광막을 형성함으로써, 빛샘영역을 차단할

1999/5/12

수 있다. 따라서, 데이터라인 일측에 발생하는 빗샘 현상을 막아 주어 화질을 개선
할 수 있는 이점이 있다.

【특허청구범위】

【청구항 1】

제1 투명기판 상에 형성된 게이트라인과, 상기 게이트 라인과 절연되어 교차하도록 배열된 데이터라인과, 상기 게이트라인 및 데이터라인이 교차되는 부분에 형성되며, 상기 게이트라인에서 분기되어 돌출된 게이트 전극과, 상기 데이터 라인과 연결된 소오스 전극과, 상기 소오스 전극과 이격되어 대향하도록 형성된 드레인전극을 가지는 박막 트랜지스터(TFT)와, 상기 박막 트랜지스터(TFT)를 덮고 있으며, 드레인 전극의 일부를 노출시키기 위한 콘택홀을 가지고 있는 보호막과, 상기 보호막 상에 형성되어 콘택홀을 통해서 드레인전극과 연결되며, 상기 데이터라인과 일부 중첩되도록 형성된 화소전극을 포함하는 박막 트랜지스터 어레이기판과,

제 2 투명기판 상에 블랙 매트릭스와, 칼라 필터와, 공통 전극을 포함하는 칼라필터 기판과,

상기 박막 트랜지스터 어레이 기판과 상기 칼라필터기판 사이에 주입되어 실링된 액정을 포함하는 액정표시장치에 있어서,

상기 데이터 라인 하부에는 상기 데이터라인과 비대칭적으로 오버랩되고, 상기 화소 전극과도 일부 오버랩되는 차광막이 형성된 것을 특징으로 하는 액정 표시 장치.

【청구항 2】

청구항 1에 있어서,

상기 보호막은 유기절연막인 것이 특징인 액정표시장치.

【청구항 3】

1999/5/12

【청구항 3】

청구항 2에 있어서,

상기 유기절연막은 아크릴인 것이 특징인 액정표시장치.

【청구항 4】

청구항 2에 있어서,

상기 유기절연막은 BCB인 것이 특징인 액정표시장치.

【청구항 5】

청구항 1에 있어서,

상기 차광막은 상기 게이트라인과 동일한 층에 형성된 것이 특징인 액정표시장치.

【청구항 6】

청구항 1에 있어서,

상기 화소전극과 상기 차광막 및 상기 데이터라인 간의 중첩되는 정도가 $2-4\mu\text{m}$ 인 것이 특징인 액정표시장치.

【청구항 7】

청구항 1에 있어서,

상기 차광막은 배향막 러빙방향에 따라 상기 데이터라인의 양측 중 어느 한쪽에 형성된 것이 특징인 액정표시장치.

【청구항 8】

1999/5/12

【청구항 8】 형성영역과 데이터라인 형성영역이 정의된 투명기판을 구비한 액정표시장치의 제조방법에 있어서,

상기 투명기판 상의 게이트 형성영역에 게이트라인을 형성시키되, 상기

게이트라인 에서 분기되어 돌출되도록 게이트전극을 형성하면서 동시에 상기 데이터라인 형성영역과 비대칭적으로 오버랩되도록 차광막을 형성하는 공정과,

상기 투명기판 상의 데이터라인 형성영역에 상기 게이트라인에 절연되어 교차하도록 데이터라인을 형성시키되, 상기 데이터라인 일측에 소오스전극 및 상기 소오스전극과 이격되어 대향하도록 드레인전극을 형성하는 공정과,

상기 구조를 덮으면서, 상기 드레인전극의 일부를 노출하기 위한 콘택홀을 갖도록 보호막을 형성하는 공정과,

상기 보호막 상에 상기 콘택홀을 통하여 드레인 전극과 연결되고, 상기 차광막과 일부 오버랩되도록 화소전극을 형성하는 공정을 구비한 액정표시장치의 제조방법.

【청구항 9】

청구항 8에 있어서,

상기 보호막은 유기절연막인 것이 특징인 액정표시장치의 제조방법.

【청구항 10】

청구항 9에 있어서,

상기 유기절연막은 아크릴인 것이 특징인 액정표시장치의 제조방법.

【청구항 11】

1999/5/12

청구항 9에 있어서,

상기 유기절연막은 BCB인 것이 특징인 액정표시장치의 제조방법.

【청구항 12】

청구항 8에 있어서,

상기 차광막은 상기 게이트라인과 동일한 층에 형성한 것이 특징인 액정표시장치의 제조방법.

【청구항 13】

청구항 8에 있어서,

상기 화소전극과 상기 차광막 및 상기 데이터라인 간의 중첩되는 정도는 $2-4\mu\text{m}$ 인 것이 특징인 액정표시장치의 제조방법.

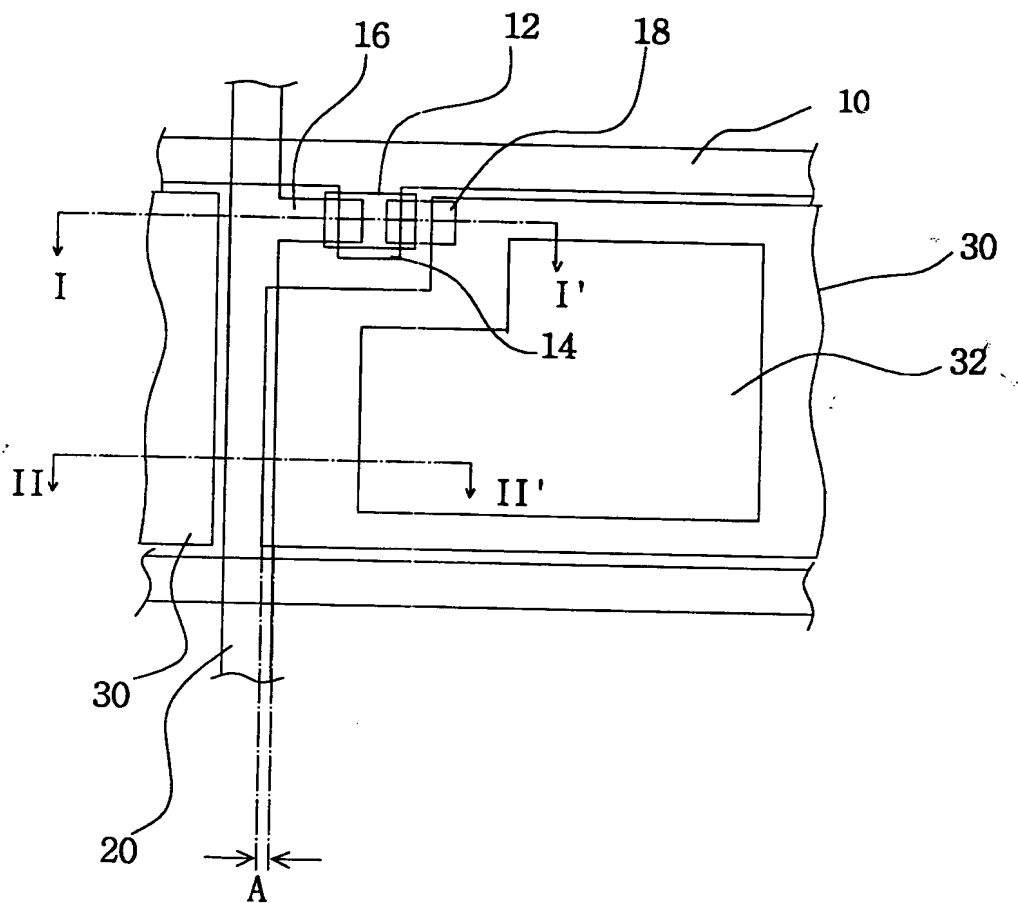
【청구항 14】

청구항 8에 있어서,

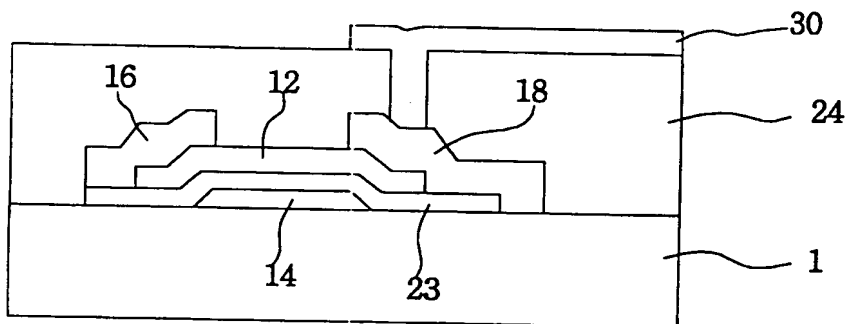
상기 차광막을 배향막 러빙방향에 따라 상기 데이터라인의 양측 중 어느 한쪽에 형성시킨 것이 특징인 액정표시장치의 제조방법.

【도면】

【도 1】

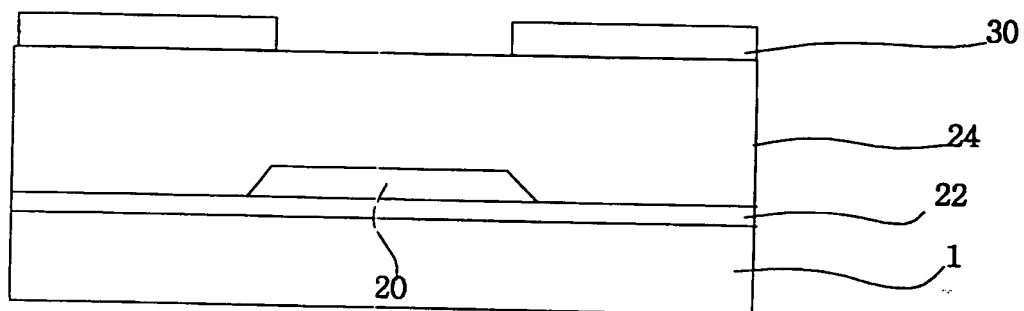


【도 2】

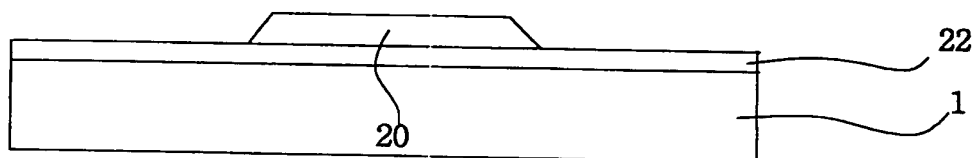


1999/5/12

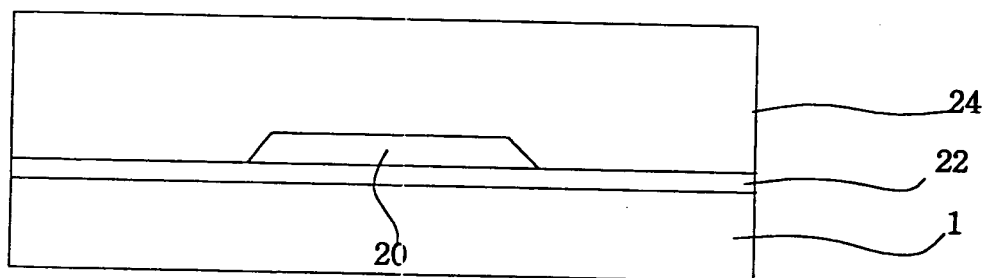
【도 3】



【도 4a】

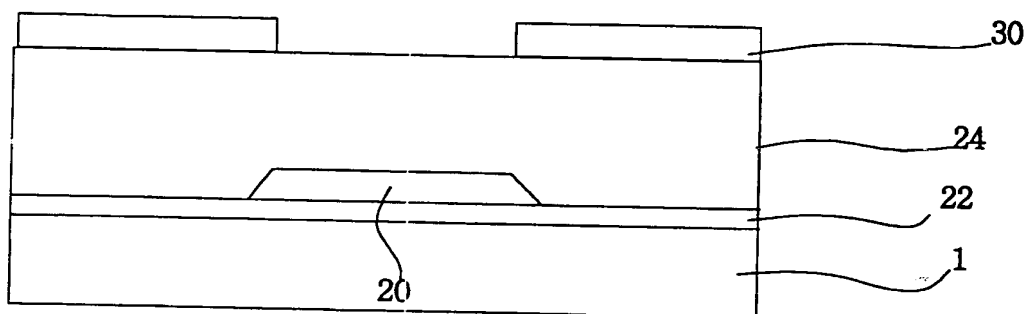


【도 4b】

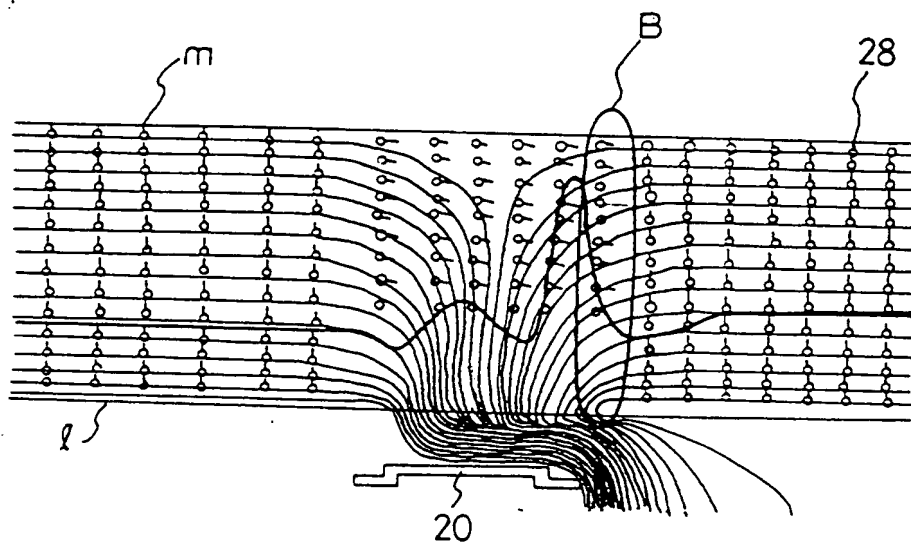


1999/5/12

【도 4c】

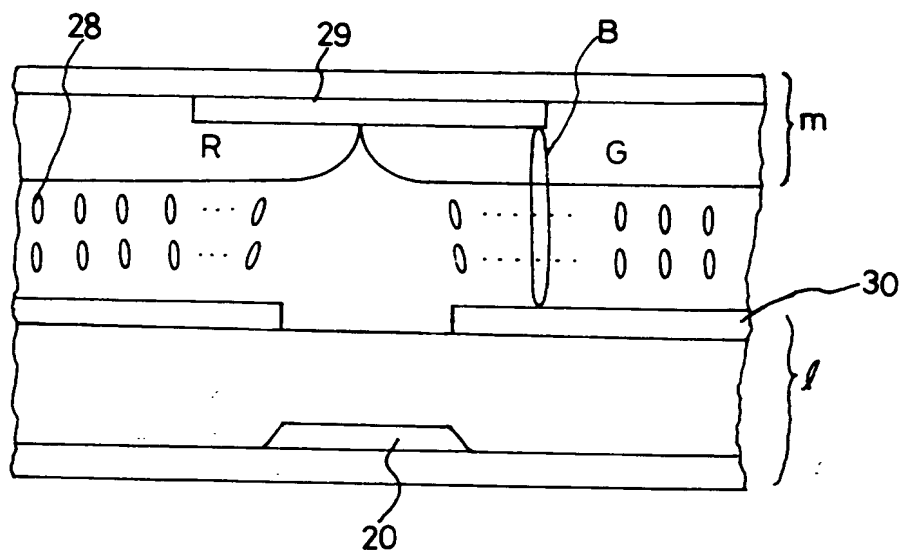


【도 5a】



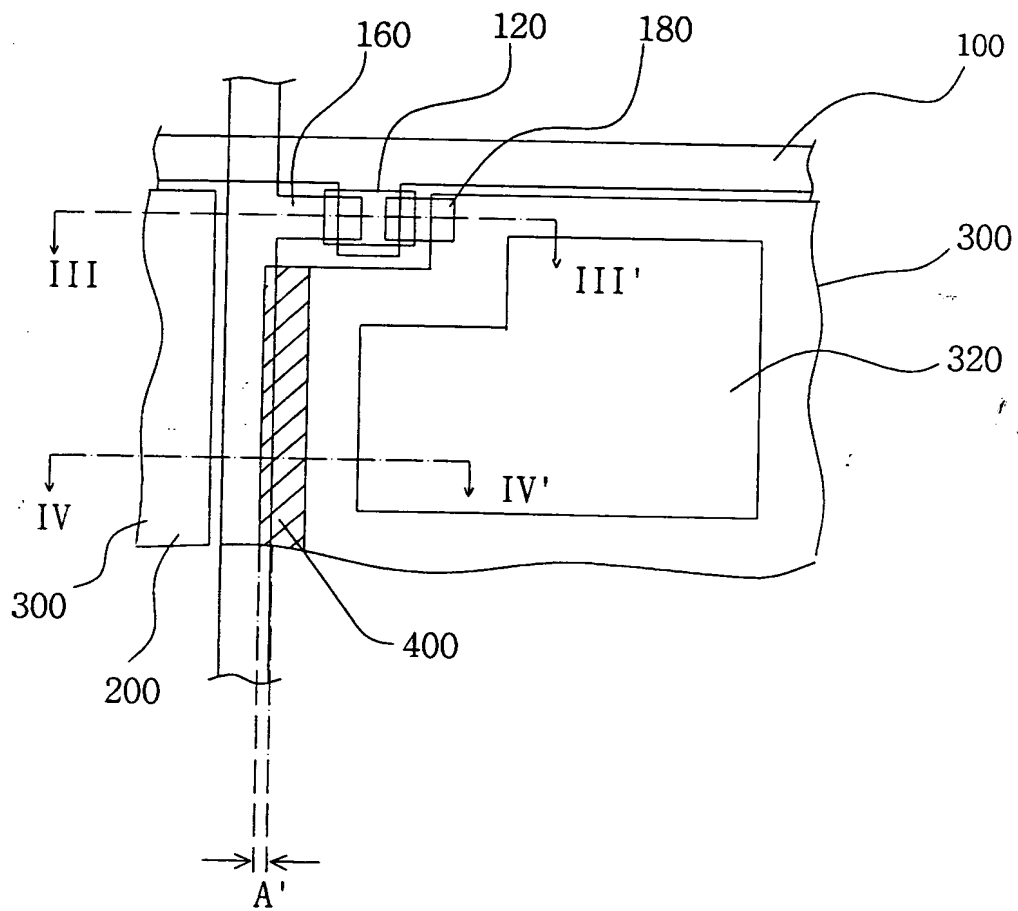
1999/5/12

【도 5b】

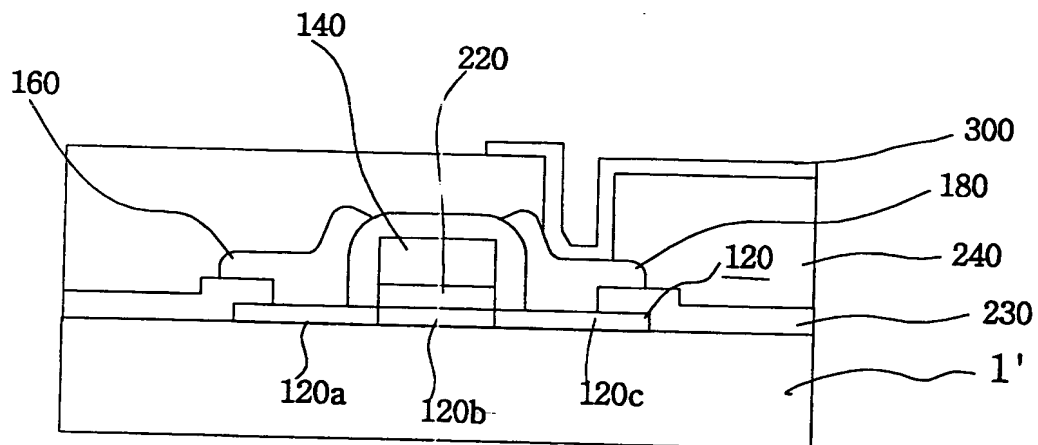


1999/5/12

【도 6】

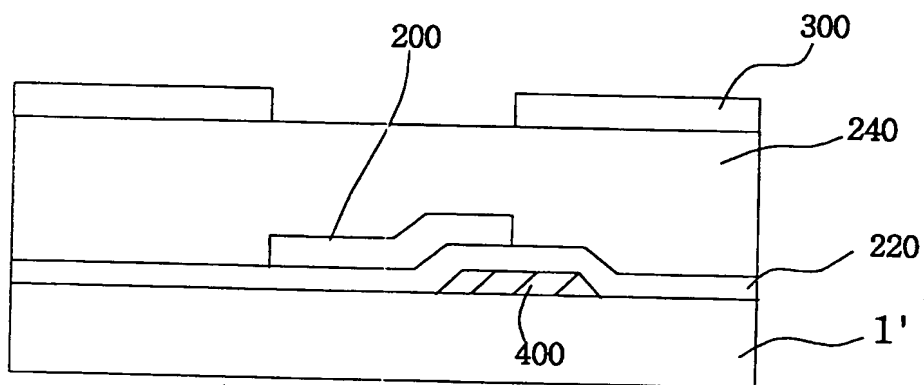


【도 7】

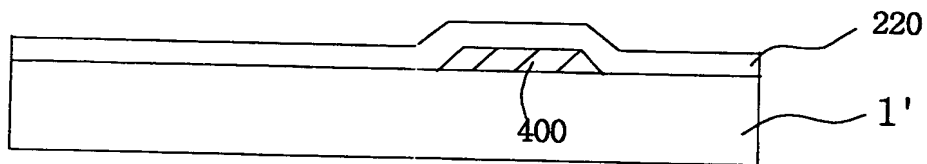


1999/5/12

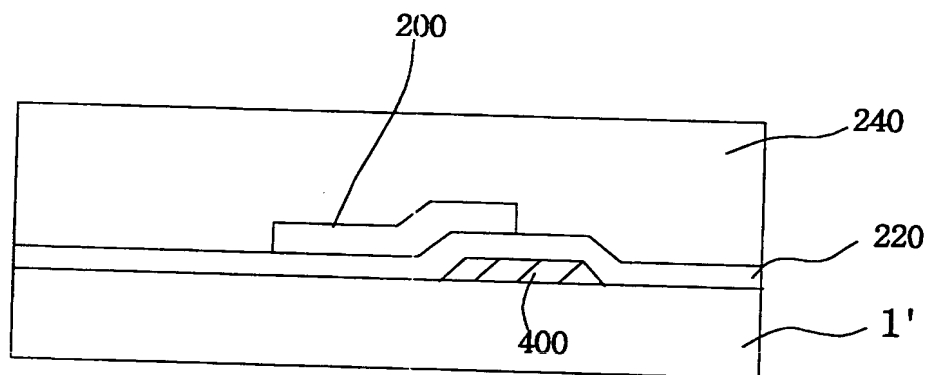
【도 8】



【도 9a】

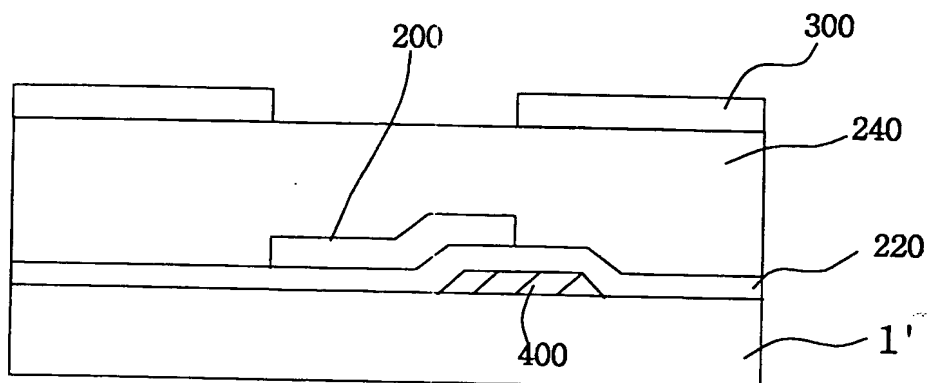


【도 9b】

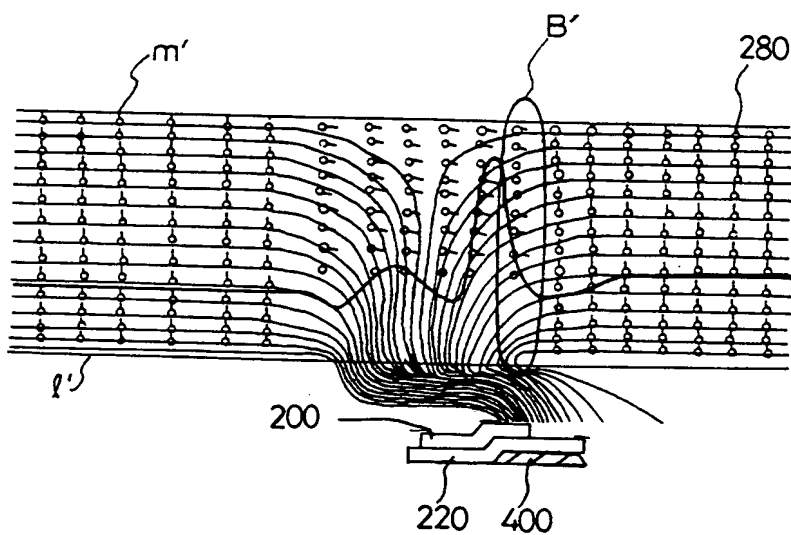


1999/5/12

【図 9c】

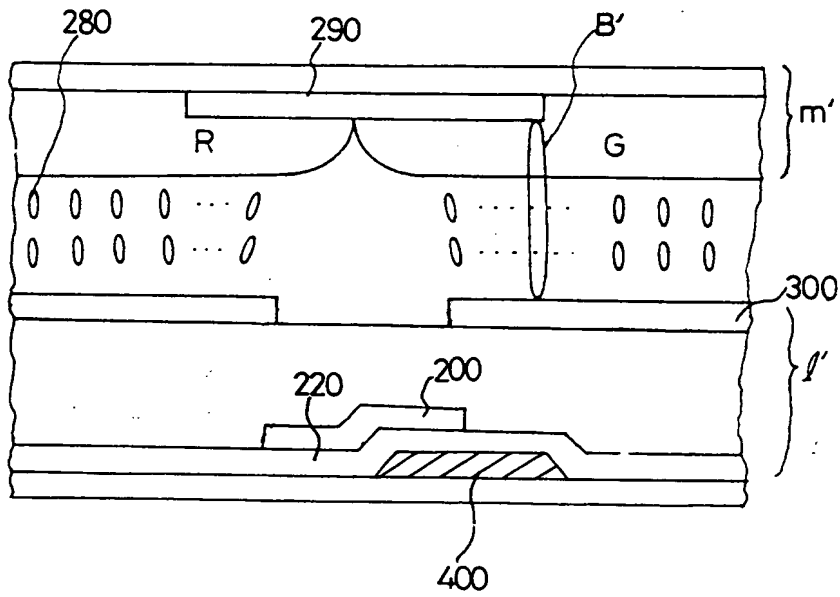


【図 10a】

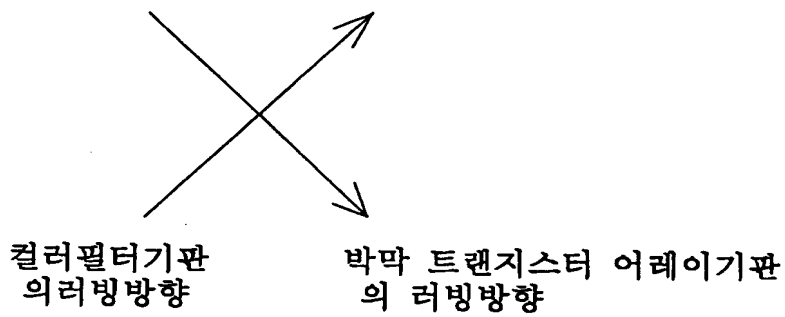


1999/5/12

【도 10b】



【도 11a】



1999/5/12

【도 11b】

